

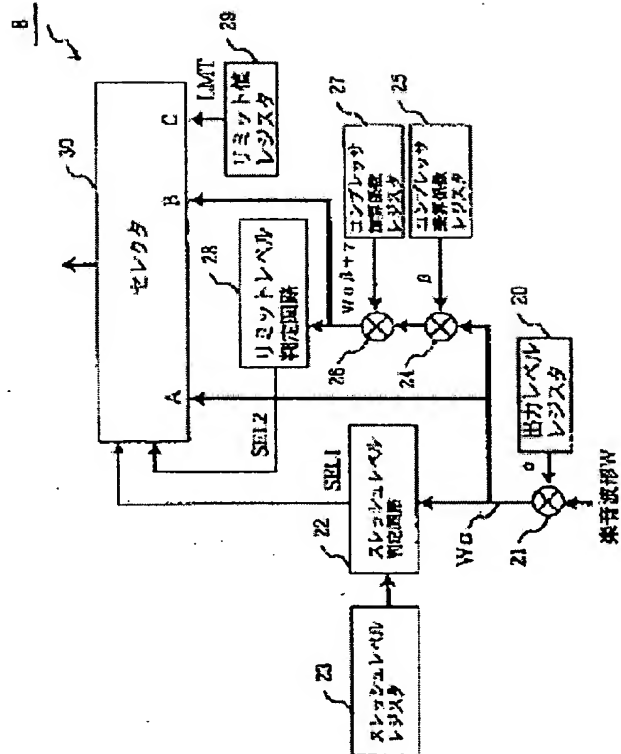
SOUND EFFECT ADDER

Patent number:	JP11352967
Publication date:	1999-12-24
Inventor:	JINBO TERUO
Applicant:	CASIO COMPUTER CO LTD
Classification:	
- international:	G10H1/16; G10K15/04
- european:	
Application number:	JP19980179600 19980611
Priority number(s):	JP19980179600 19980611

Abstract of JP11352967

PROBLEM TO BE SOLVED: To enhance an SN ratio by outputting a compressed wave form to the next stage when it is smaller than a limit, and by supplying the limit to the next stage when it exceeds the limit.

SOLUTION: A musical sound wave form W from a sound source is multiplied by an output level coefficient α to generate a wave form $W\alpha$, in a digital signal processor (DSP). When the wave form $W\alpha$ is a threshold TH or less, both a threshold determining circuit 22 and a limit determining circuit 28 output select signals $SEL1$, $SEL2$ of '0', and a selector 30 selects the wave form $W\alpha$ supplied to an input terminal A to output it to the next stage D/A converter. On the other hand, when the waveform $W\alpha$ exceeds the threshold TH to be the limit LT , the determining circuit 22 outputs the select signal $SEL1$ of '1', the



determining circuit 28 outputs the select signal SEL2 of '0', and the selector 30 selects a wave form $W_{\alpha} \beta + \gamma$ supplied to an input terminal B to output it to the next stage D/A converter.

Data supplied from the **esp@cenet** database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-352967

(43) 公開日 平成11年(1999)12月24日

(51) Int.Cl.⁴

G10H 1/16

G10K 15/04

識別記号

302

304

F I

G10H 1/16

G10K 15/04

302 E

304 H

審査請求 未請求 請求項の数 5 F D (全 13 頁)

(21) 出願番号

特願平10-179600

(22) 出願日

平成10年(1998)6月11日

(71) 出願人 000001443

カシオ計算機株式会社

東京都渋谷区本町1丁目6番2号

(72) 発明者 神保 輝雄

東京都羽村市栄町3丁目2番1号 カシオ

計算機株式会社羽村技術センター内

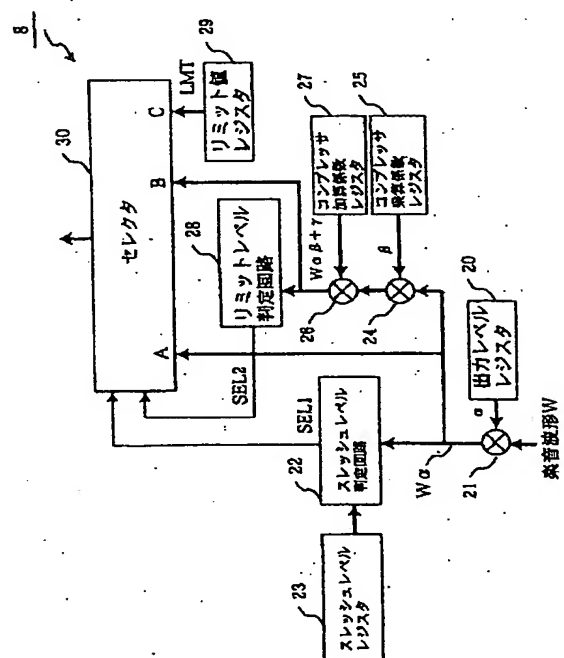
(74) 代理人 弁理士 鹿嶋 英資

(54) 【発明の名称】 効果付加装置

(57) 【要約】

【課題】 S N比の低下や波形歪みを防止し得る効果付加装置を実現する。

【解決手段】 楽音波形WがスレッシュレベルTHより小さいとそのまま次段に出力され、スレッシュレベルTHを超えると波形 $W\alpha\beta+\gamma$ に変換されて、次段のD/A変換器の最大入力レベルに相当するリミットレベルLTと大小比較され、リミットレベルLTより小さいと波形 $W\alpha\beta+\gamma$ が次段に出力され、リミットレベルLTを超えるとリミット値LMTが次段に供給される。つまり、スレッシュレベルTHを超えてリミットレベルLTに至るコンプレッサ領域を備えた為、従来ではリミッタ領域に入るようなレベルの入力波形であっても、レベル圧縮するので、波形歪みを改善でき、しかもリミット値をD/A変換器の最大入力レベルに一致させるよう高めに設定するから、十分なダイナミックレンジを確保してS N比向上を図ることができる。



【特許請求の範囲】

【請求項 1】 前段から供給される入力波形のレベルが次段の D/A 変換器の最大入力レベルを超過する場合に、その入力波形のレベルを前記最大入力レベルに相当するリミット値に置換して波形歪みを抑止する効果付加装置において、

前記入力波形が第 1 のレベルを超えたか否かを判断し、第 1 のレベルより小さい場合にはその入力波形をそのまま次段へ出力し、一方、第 1 のレベルを超えた場合には当該入力波形を圧縮波形に変換する第 1 のレベル判定手段と、

この第 1 のレベル判定手段によって変換された圧縮波形が前記リミット値を超えたか否かを判断し、リミット値より小さい場合にはその圧縮波形を次段へ出力し、一方、リミット値を超えた場合には当該リミット値を次段に供給する第 2 のレベル判定手段とを具備することを特徴とする効果付加装置。

【請求項 2】 前記第 1 のレベル判定手段は、入力波形が第 1 のレベルを超えた場合、その入力波形に対して乗算係数 β を乗算した後に加算係数 γ を加算して圧縮波形に変換することを特徴とする請求項 1 記載の効果付加装置。

【請求項 3】 前記第 1 のレベル判定手段は、入力波形のレベルに応じて第 1 のレベルを異ならせることを特徴とする請求項 1 記載の効果付加装置。

【請求項 4】 前記第 1 のレベル判定手段は、音量出力を調整するボリューム操作子の操作量に応じて第 1 のレベルを異ならせることを特徴とする請求項 1 記載の効果付加装置。

【請求項 5】 前記第 1 のレベル判定手段は、入力波形を圧縮波形に変換する際に用いる乗算係数 β および加算係数 γ を、当該入力波形のレベルに応じて異ならせることを特徴とする請求項 1 記載の効果付加装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電子楽器などに用いて好適な効果付加装置に関する。

【0002】

【従来の技術】 従来より、入力される波形レベルが過大な場合に、その波形レベルを抑えて出力波形歪みを回避する、所謂リミッタ効果を付加する効果付加装置として、例えば図 13 に図示する構成のものが知られている。この図において、81 は音源側（図示略）から供給される楽音波形 W と、出力レベルレジスタ 80 にストアされる係数 out とを乗算して、レベル設定された波形 $W \cdot out$ を出力する乗算器である。82 は本装置の後段に設けられる D/A 変換器の変換ビット数（ダイナミックレンジ幅）で決まるリミットレベルと波形 $W \cdot out$ とを大小比較した結果に応じたセレクト信号 SEL を発生するリミットレベル判定手段である。84 は入力端 A

に波形 $W \cdot out$ が供給される一方、リミットレジスタ 83 から読み出される固定的なリミット値が入力端 B に供給され、上記セレクト信号 SEL に応じて入力端 A、B のいずれかを選択して出力するセクタである。

【0003】 上記構成によれば、波形 $W \cdot out$ が D/A 変換器の変換ビット数で決まるリミットレベル以下であると、セクタ 84 の入力端 A 側に供給される波形 $W \cdot out$ が選択されてそのまま次段へ出力され、一方、波形 $W \cdot out$ がリミットレベルを超えた時には入力端 B 側に供給される固定的なリミット値が次段に出力され、このようにすることで図 14 に図示する入出力特性を実現している。

【0004】

【発明が解決しようとする課題】 ところで、このような入出力特性を持つ従来の効果付加装置では、頻繁にリミッタ領域に入るような波形 $W \cdot out$ があると、リミットされる毎に波形値が固定的なリミット値に置換される為、本来の波形とは掛離れた楽音的に不自然な聞きづらい雑音となる弊害がある。一方、そうした弊害を回避する為には、リミット値を高めに設定しておけば良い訳であるが、そうすると今度は、入力レベルが小さい波形、例えば、単音をピアノシモで弾くような小さな音の場合、次段の D/A 変換器において十分なダイナミックレンジを確保できず、結果として SN 比が低下する問題が生じる。

【0005】 そこで本発明は、このような事情に鑑みてなされたもので、SN 比の低下や波形歪みを防止することができる効果付加装置を提供することを目的としている。

【0006】

【課題を解決するための手段】 上記目的を達成するため、請求項 1 に記載の発明では、前段から供給される入力波形のレベルが次段の D/A 変換器の最大入力レベルを超過する場合に、その入力波形のレベルを前記最大入力レベルに相当するリミット値に置換して波形歪みを抑止する効果付加装置において、前記入力波形が第 1 のレベルを超えたか否かを判断し、第 1 のレベルより小さい場合にはその入力波形をそのまま次段へ出力し、一方、第 1 のレベルを超えた場合には当該入力波形を圧縮波形に変換する第 1 のレベル判定手段と、この第 1 のレベル判定手段によって変換された圧縮波形が前記リミット値を超えたか否かを判断し、リミット値より小さい場合にはその圧縮波形を次段へ出力し、一方、リミット値を超えた場合には当該リミット値を次段に供給する第 2 のレベル判定手段とを具備することを特徴とする。

【0007】 上記請求項 1 に従属する請求項 2 に記載の発明によれば、前記第 1 のレベル判定手段は、入力波形が第 1 のレベルを超えた場合、その入力波形に対して乗算係数 β を乗算した後に加算係数 γ を加算して圧縮波形に変換することを特徴としている。

【0008】また、好ましい態様として請求項3に記載の発明によれば、前記第1のレベル判定手段は、入力波形のレベルに応じて第1のレベルを異ならせることを特徴とする請求項1記載の効果付加装置。

【0009】さらに、請求項4に記載の発明によれば、前記第1のレベル判定手段は、音量出力を調整するボリューム操作子の操作量に応じて第1のレベルを異ならせることを特徴とする。

【0010】加えて、請求項5に記載の発明によれば、前記第1のレベル判定手段は、入力波形を圧縮波形に変換する際に用いる乗算係数 β および加算係数 γ を、当該入力波形のレベルに応じて異ならせることを特徴とする。

【0011】本発明では、入力波形が第1のレベルより小さければそのまま次段に出力され、第1のレベルを超えると圧縮波形に変換されて、次段のD/A変換器の最大入力レベルに相当するリミット値と大小比較され、リミット値より小さければ圧縮波形が次段に出力され、リミット値を超えると当該リミット値が次段に供給されるようにしたので、第1のレベルを超えてリミット値に至るコンプレッサ領域を備えることとなり、この為、従来ではリミッタ領域に入るようなレベルの入力波形であっても、このコンプレッサ領域にてそのレベルを圧縮させるから、波形歪みを改善でき、しかもリミット値をD/A変換器の最大入力レベルに一致させるよう高めに設定するから、レベルの小さな入力波形についても、次段のD/A変換器において十分なダイナミックレンジを確保でき、これ故、SN比の向上を図ることが可能になる。

【0012】

【発明の実施の形態】本発明による効果付加装置は、周知の電子楽器の他、コンサートホールやスタジオの音響効果を制御する音響制御装置などに適用され得る。以下では、本発明の実施の一形態による電子楽器を実施例とし、これについて図面を参照して説明する。

【0013】A. 第1実施例

(1) 全体構成

図1は、本発明の第1実施例による電子楽器の構成を示すブロック図である。この図において、1は押鍵操作に応じたキーオン/キーオフ信号、キーコードおよび押鍵速度(強度)に対応したベロシティ等の演奏情報を発生する鍵盤である。2は操作パネルであり、パネルスイッチ部2aおよび表示部2bから構成される。パネルスイッチ部2aは、パネル面に配設される各種スイッチやボリューム操作子を備え、各スイッチ操作に対応したスイッチ信号およびボリューム操作に対応した操作信号をそれぞれ発生する。表示部2bはLCDパネルや複数のLED(発光素子)から構成され、LCDパネル側には後述するCPU3から供給される表示制御信号に従って各種の設定値や動作モードが表示され、一方、複数のLEDは上記パネルスイッチ部2aの操作状態を表示す

る。

【0014】3は楽器各部を制御するCPUである。4はCPU3にロードされる各種制御プログラムを記憶するROM(プログラムメモリ)である。5はCPU3のワークエリアとして用いられるRAM(ワークメモリ)であり、各種のレジスタやフラグデータが一時記憶される。6は周知の波形メモリ読み出し方式によって構成され、時分割動作する複数の同時発音チャンネルを備える音源である。この音源6では、鍵盤1から供給される演奏情報に基づきCPU3が生成する楽音パラメータに従って波形メモリ7から指定音色の波形データを読み出して楽音合成し、これを楽音波形Wとして次段のDSP8に供給する。

【0015】8はCPU3の制御の下に、音源6から供給される楽音波形Wについて効果付加するデジタル・シグナル・プロセッサ(以下、D/S-Pと略記する)であり、その特徴的な構成については追って詳述する。9はこのDSP8から出力される効果付加された楽音波形Wをアナログ形式の楽音信号に変換するD/A変換器である。10はD/A変換器9より出力される楽音信号について、ノイズ除去を目的としたフィルタリングや、フィルタリングされた楽音信号をボリューム操作に応じて増幅した後にスピーカから発音するサウンドシステムである。

【0016】(2) DSP8の構成

次に、図2を参照してDSP8の構成について説明する。この図において、20は出力レベルレジスタであり、D/A変換器9のビット精度に対応させた出力レベル係数 α がCPU3によりストアされる。21は、音源6から供給される楽音波形Wと上記出力レベルレジスタ20から読み出される出力レベル係数 α とを乗算して波形 $W\alpha$ を発生する乗算器である。22は、スレッシュレベルレジスタ23にストアされるスレッシュレベルTHと波形 $W\alpha$ とを大小比較し、 $TH \leq W\alpha$ なる場合に「1」、それ以外は「0」のセレクト信号SEL1を発生するスレッシュレベル判定回路である。なお、レジスタ23にストアされるスレッシュレベルTHは、予め所定の固定値としてセットしておく態様でも良いし、あるいは楽音波形Wのレベルもしくはボリューム操作子の操作量に応じて変化する値としてCPU3が算出してセットする態様としても良い。

【0017】24は、波形 $W\alpha$ に対して、コンプレッサ乗算係数レジスタ25から読み出されるコンプレッサ乗算係数 β を乗算して波形 $W\alpha\beta$ を発生する乗算器である。なお、このコンプレッサ乗算係数 β は $0 < \beta \leq 1$ なる値をとるものであり、その値としては予め所定の固定値として上記レジスタ25にセットする態様でも良いし、楽音波形Wのレベルに応じて変化する値としてCPU3が算出してセットする態様としても良い。26は、上記乗算器24の出力に、コンプレッサ加算係数レジ

タ27から読み出されるコンプレッサ加算係数 γ を加算して波形 $W\alpha\beta+\gamma$ を出力する加算器である。

【0018】28は、上記加算器26から出力される波形 $W\alpha\beta+\gamma$ と、後段のD/A変換器9（第1図参照）の変換ビット数で決まるリミットレベルLTとを大小比較し、 $LT \leq W\alpha\beta+\gamma$ なる場合に「1」、それ以外は「0」のセレクト信号SEL2を発生するリミットレベル判定回路である。30はセレクト信号SEL1、SEL2に基づき、入力端A〜Cに供給される信号のいずれかを選択して次段へ出力するセクタである。

【0019】このセクタ30では、セレクト信号SEL1、SEL2が共に「0」の場合、つまり、波形 $W\alpha$ がスレッシュレベルTH以下である時には入力端Aに供給される波形 $W\alpha$ を選択して次段へ出力する。また、セレクト信号SEL1が「1」で、セレクト信号SEL2が「0」の場合、すなわち、波形 $W\alpha$ がスレッシュレベルTHを超え、かつ波形 $W\alpha\beta+\gamma$ がリミットレベルLT以下である時には入力端Bに供給される波形 $W\alpha\beta+\gamma$ を選択して次段へ出力する。さらに、セレクト信号SEL1が「1」で、セレクト信号SEL2が「1」の場合、すなわち、波形 $W\alpha\beta+\gamma$ がリミットレベルLTを超えた時には入力端Cに供給されるリミット値LMTを選択して次段へ出力する。なお、ここで言うリミット値LMTとは、D/A変換器9の変換ビット数で決まるリミットレベルに対応する値であり、リミット値レジスタ29にセットされる固定値を指す。

【0020】さて、上記構成によるDSP8では、音源6から供給される楽音波形Wに対し、D/A変換器9のビット精度に対応させた出力レベル係数 α を乗算して波形 $W\alpha$ を生成する。そして、この波形 $W\alpha$ がスレッシュレベルTH以下である場合には、スレッシュレベル判定回路22およびリミットレベル判定回路28は共に

「0」のセレクト信号SEL1、SEL2を出力するので、セクタ30は入力端Aに供給される波形 $W\alpha$ を選択して次段のD/A変換器9に出力する。一方、波形 $W\alpha$ がスレッシュレベルTHを超え、かつリミットレベルLT以下の場合には、スレッシュレベル判定回路22が「1」のセレクト信号SEL1を、リミットレベル判定回路28が「0」のセレクト信号SEL2をそれぞれ出力するので、セクタ30は入力端Bに供給される波形 $W\alpha\beta+\gamma$ を選択して次段のD/A変換器9に出力する。そして、波形 $W\alpha$ がリミットレベルLTを超えた時にはスレッシュレベル判定回路22およびリミットレベル判定回路28が共に「1」のセレクト信号SEL1、SEL2をそれぞれ出力するので、セクタ30は入力端Cに供給されるリミット値LMTを選択して次段のD/A変換器9に出力する。

【0021】つまり、このDSP8においては、図3に図示した入出力特性から判るように、スレッシュレベルTH迄は、D/A変換器9のビット精度に対応させた出

力レベル係数 α が乗算された波形 $W\alpha$ を次段のD/A変換器9に出力するが、スレッシュレベルTHを超えてリミットレベルLTに至る範囲に入ると、この波形 $W\alpha$ を波形 $W\alpha\beta+\gamma$ （但し、 $0 \leq \beta < 1$ ）にレベル変換するコンプレッサ領域となる為、従来ではリミッタ領域に入るようなレベルの波形であっても、このコンプレッサ領域にてそのレベルを圧縮させるから、波形歪みを改善することが可能になっている。しかも、こうしたことにより、リミット値LMTをDAC最大入力に一致させるような高めに設定できる為、例えば、単音をピアノシモで弾くようなレベルの小さな波形についても、次段のD/A変換器9において十分なダイナミックレンジを確保でき、この結果、SN比の向上を図ることができる訳である。

【0022】なお、この実施例においては、上述したコンプレッサ領域を固定的なものとして説明したが、これに限らず、DSP8に供給される楽音波形Wとボリューム操作とに対応させてスレッシュレベルTHを変化させることによって、コンプレッサ領域範囲を可変制御する態様としても良い。このようにすれば、急激にレベル変化する波形について十分なダイナミックレンジを確保できる上、波形歪みも極力抑えることが可能になる。また、上述した実施例では、コンプレッサ領域における波形の入出力関係を線形特性で規定したが、これに限定されず、非線形的な特性でコンプレッサ領域における波形の入出力関係を定義することも勿論可能である。

【0023】B. 第2実施例

(1) 構成

次に、本発明による第2実施例の構成について図面を参照して説明する。図4は第2実施例の構成を示すブロック図であり、上述した第1実施例と共通する各要素にはそれぞれ同一の番号を付し、その説明を省略している。この図に示す第2実施例が、上述の第1実施例と相違する点は、ボリューム操作位置を検出し、検出したボリューム操作位置に応じて、DSP8が音量に依存した人間の聴感特性を補うようにコンプレッサ効果を付加することであり、以下そうした構成について説明して行く。

【0024】まず図4において、10aはD/A変換器9から出力されるアナログ形式の楽音波形に対してノイズ除去を目的としたフィルタリングを施すアナログフィルタである。10bは音量出力レベルを調節するボリューム操作子を備えるボリューム回路である。10cは上記ボリューム操作子の操作位置を検出するボリューム位置検出回路である。ボリューム回路10bおよびボリューム位置検出回路10cは図5に図示する回路構成をなしている。

【0025】すなわち、図5に示す通り、ボリューム回路10bには2連可変抵抗VR1、VR2が設けられており、ボリューム操作に応じてこの2連可変抵抗VR1、VR2の可動子側が摺動すると、一方の可変抵抗V

10

20

30

40

50

R1ではこれに応じてアナログフィルタ10aの出力をレベル制御して次段のアンプ10dに供給する。これに対して、他方の可変抵抗VR2では基準電圧Vrefを分圧してボリューム位置検出回路10c側が備えるA/D変換器10c-1に inputsする。これにより、A/D変換器10c-1は、ボリューム操作に対応して基準電圧Vrefから分圧された電圧データDrefを発生する。そして、ボリューム位置検出回路10cではこの電圧データDrefをボリューム操作位置に変換してCPU3に供給する。

【0026】なお、電圧データDrefをボリューム操作位置に変換する態様としては、例えば、ROM等を用いて、予め電圧データDrefとボリューム操作位置とを対応付けたデータテーブルを設けておき、A/D変換器10c-1から電圧データDrefが出力される毎に、この電圧データDrefを読み出しアドレスとして、変換されたボリューム操作位置をデータテーブルから読み出す態様としても良いし、あるいはA/D変換器10c-1が出力する電圧データDrefをそのままCPU3に inputsさせ、CPU3にて電圧データDrefをボリューム操作位置に変換するようにしても良い。

【0027】次に、以上のようにして検出されるボリューム操作位置に基づき、音量に依存した人間の聴感特性を補うようにコンプレッサ効果を付加するDSP8の構成について図6を参照して説明する。図6において、40は出力レベルレジスタであり、D/A変換器9のビット精度に対応させた出力レベル係数 α がCPU3によりストアされる。41は、音源6から供給される楽音波形Wと上記出力レベルレジスタ40から読み出される出力レベル係数 α とを乗算して波形 $W\alpha$ を発生する乗算器である。42は、スレッシュレベルレジスタ43にストアされるスレッシュレベルTHと波形 $W\alpha$ とを大小比較し、 $TH \leq W\alpha$ なる場合に「1」、それ以外は「0」のセレクト信号SELを発生するスレッシュレベル判定回路である。レジスタ23にストアされるスレッシュレベルTHは、ボリューム操作位置に応じて変化する値としてCPU3が算出してセットするようになっている。

【0028】44は、波形 $W\alpha$ に対して、コンプレッサ乗算係数レジスタ45から読み出されるコンプレッサ乗算係数 β を乗算して波形 $W\alpha\beta$ を発生する乗算器である。コンプレッサ乗算係数 β はボリューム操作位置に応じて変化する値、つまり、音量に依存した人間の聴感特性を補うよう、 $0 \leq \beta < 1$ なる値域をとるものであり、CPU3によりセットされる。46は加算器であり、上記乗算器44の出力に、コンプレッサ加算係数レジスタ47から読み出されるコンプレッサ加算係数 γ を加算して波形 $W\alpha\beta + \gamma$ を出力する。このコンプレッサ加算係数 γ についても、上記コンプレッサ乗算係数 β と同様、ボリューム操作位置に応じてCPU3が算出してレジスタセットするようになっている。48は、スレッシュレ

ベル判定回路42から供給されるセレクト信号SELが「0」の時に入力端Aに供給される波形 $W\alpha$ を、セレクト信号SELが「1」の時に入力端Bに供給される波形 $W\alpha\beta + \gamma$ をそれぞれ選択して次段のD/A変換器9に出力するセクタである。

【0029】(2)動作

次に、図7～図8を参照して第2実施例の動作について説明する。まず、図示されていないメインルーチンを介して図7に示すボリューム位置検出処理ルーチンが実行されると、CPU3はステップSA1に処理を進め、前述したボリューム位置検出回路10cよりボリューム操作位置を取得する。なお、このステップSA1においては、A/D変換器10c-1が出力する電圧データDrefをそのまま取り込み、CPU3側でこの電圧データDrefをボリューム操作位置に変換するようにしても良い。次いで、ステップSA2に進むと、今回取得したボリューム操作位置が前回取得したものと同一であるか、つまり、ボリューム操作がなされたかどうかを判断する。ここで、今回取得したボリューム操作位置が前回取得したものと同一であると、判断結果が「YES」となり、この場合、ボリューム操作がなされていないので、何も処理せずに本ルーチンを完了する。

【0030】一方、ボリューム操作がなされた場合には、上記ステップSA2の判断結果が「NO」となり、ステップSA3に処理を進める。ステップSA3では、今回取得したボリューム操作位置をRAM5の所定レジスタにセットし、続くステップSA4ではこのレジスタセットされたボリューム操作位置に基づき、上述したスレッシュレベルTH、コンプレッサ乗算係数 β およびコンプレッサ乗算係数 γ を生成し、それらをDSP8中の対応するレジスタ43、45、47にそれぞれストアする。

【0031】なお、ボリューム操作位置に基づき、上述したスレッシュレベルTH、コンプレッサ乗算係数 β およびコンプレッサ乗算係数 γ を生成する手法としては、例えば、図8(イ)に図示するように、各ボリューム操作位置毎に、聴感特性を補うスレッシュレベルTH、コンプレッサ乗算係数 β およびコンプレッサ乗算係数 γ を予め実験的に求めてテーブル化しておく。このようにすれば、同図(ロ)に示す通り、取得したボリューム操作位置を読みだしアドレスとして、対応する各係数をテーブルから読み出すようにすれば、ボリューム操作位置に応じた最適な聴感特性になるコンプレッサ効果が実現できる。つまり、図8(ロ)に示す一例の場合、ボリューム(音量)が小さければ、スレッシュレベルTHを下げておき、このスレッシュレベルTHを超える入力であると、それをほぼ一定出力になるよう圧縮することにより、“小音量時にその中のさらに小さい音が聴き難くなる”といった人間の聴感特性を補うコンプレッサ効果を実現できる。そして、ボリューム(音量)が増加するに

連れてスレッショレベルTHを上げつつ圧縮比率を下げることで自然な聴感特性としている。

【0032】なお、この第2実施例では、DSP8に入力される楽音波形Wのレベルにのみ着目して、人間の聴感特性を補うコンプレッサ効果を付加するようにしたが、これに加えて楽音波形Wの周波数に依存した形で聴感特性を補うような態様も可能である。つまり、人間の聴感特性によれば、一定の音圧下（音量）の場合、低域の周波数では小さく聞え、中域で最も大きく（良く）聞え、さらに高域になると聞き難くなる傾向がある。そこで、こうした聴感特性に鑑みて、楽音波形Wにバンドパスフィルタリングを施し、各帯域別にレベル補正してユーザー好みの聴感特性となるよう効果付加することも可能である。また、このような技術は第2実施例にて示した電子楽器に限らず、聴覚が衰えた高齢者向けの補聴器に適用することも考えられる。

【0033】C. 第3実施例

次に、本発明による第3実施例の構成について図面を参照して説明する。図9は第3実施例の構成を示すブロック図であり、ここでは上述した第2実施例と共通する要素には同一の番号を付し、その説明を省略している。この図に示す第3実施例が、上述の第2実施例と相違する点は、アンプ10dの出力を外部に供給するラインアウト端子11と、この端子11にプラグ接続された場合にオン状態に設定されるケーブル接続検出スイッチ11aとを設け、ラインアウト端子11にプラグ接続されてケーブル接続検出スイッチ11aがオン状態になった時にはフラットに近い最大音量時の特性に設定し、一方、ケーブル接続検出スイッチ11aがオフ状態時では上述の第2実施例と同様、ボリューム操作位置に応じた最適な聴感特性になるコンプレッサ効果を付加することにある。つまり、第3実施例では、使用される音響環境に応じて効果付加する態様を変化させることを特徴としている。

【0034】以下、こうした特徴を有する第3実施例の動作について図10～図12を参照して説明する。

①メインルーチンの動作

まず、本実施例に電源が投入されると、CPU3はROM4に記憶される所定の制御プログラムを自身にロードした後、図10に示すメインルーチンを実行し、ステップSB1に処理を進める。ステップSB1では、RAM5に設けられるレジスタやフラグの他、音源6およびDSP8に設けられる各種レジスタについて初期値セットやゼロリセットを指示する初期化処理を行う。次いで、ステップSB2では操作パネルに配設される各種スイッチ2の他、上述したケーブル接続検出スイッチ11aについて個々のスイッチ状態を検出するスイッチ処理ルーチンを実行する。

【0035】そして、ステップSB3では、上記スイッチ処理ルーチンにてケーブル接続検出スイッチ11aが

オン状態にあると検出された場合に、DSP8に対してフラットに近い最大音量時の特性を設定するよう指示し、一方、オフ状態にあると検出された場合には上述した第2実施例と同様、DSP8に対してボリューム操作位置に応じた最適な聴感特性になるコンプレッサ効果を設定するよう指示する。この後、ステップSB4では、押離鍵操作に応じた楽音を生成するよう指示したり、生成された楽音について効果付加する等の各種楽音処理を行った後、上述のステップSB2に処理を戻す。以後、電源スイッチがオフされる迄、ステップSB2～SB4を繰り返す。

【0036】②スイッチ処理ルーチンの動作

上述したステップSB2を介して本ルーチンが実行されると、CPU3はステップSC1に処理を進め、各種スイッチを識別するスイッチ番号を初期化した後、最初のスイッチ番号に対応したスイッチについてその状態を取得する。続いて、ステップSC2では、全てのスイッチについて状態取得し終えたか否かを判断し、取得し終えた時には判断結果が「YES」となり、本ルーチンを完了させるが、取得中である時には判断結果が「NO」となり、次のステップSC3に処理を進める。

【0037】ステップSC3では、取得したスイッチ状態がオン状態にあるか否かを判断する。ここで、オフ状態であれば、判断結果が「NO」となり、ステップSC4に処理を進め、オン中フラグONFおよびNEWオンフラグNOFをいずれも「0」にセットして両フラグONF、NOFを下げる。なお、ここで言うオン中フラグONFとはオン状態が持続されている時に「1」がセットされるフラグを指し、NEWオンフラグNOFとは新たにオン状態になった時に「1」がセットされるフラグを指す。

【0038】一方、上記ステップSC3において、取得したスイッチ状態がオン状態にあると、判断結果は「YES」となり、次のステップSC5に進み、新たにオン状態になったものか、あるいは継続してオン状態にあるのかを判断する。つまり、NEWオンフラグNOFが「1」となっているかどうかを判断する。ここで、NEWオンフラグNOFが「1」でない場合には、判断結果が「NO」となり、この場合、ステップSC6に処理を進め、新たにオン状態になった旨を表わすべく、オン中フラグONFおよびNEWオンフラグNOFを共に「1」にして両フラグを立てる。

【0039】これに対し、NEWオンフラグNOFが「1」である場合、すなわち、継続してオン状態にあると、ステップSC5の判断結果が「YES」となり、ステップSC7に処理を進め、オン状態が持続している旨を表わすべく、オン中フラグONFを「1」にセットし、NEWオンフラグNOFを「0」にセットする。このようにして、検出したスイッチ状態を表わすようフラグ設定すると、CPU3はステップSC8に処理を進

め、次のスイッチについて状態取得する為、スイッチ番号をインクリメントして歩進させた後、再びステップSC2に処理を戻し、これ以後、上述した過程を繰り返して、歩進したスイッチ番号に対応するスイッチについてその状態を順次取得して行く。

【0040】したがって、ラインアウト端子11に外部接続ケーブルがプラグ接続されていない場合には、ケーブル接続検出スイッチ11aはオフ状態を維持するので、当該スイッチ11aに対応したオン中フラグONFおよびNEWオンフラグNOFは共に「0」となる。また、ラインアウト端子11に外部接続ケーブルがプラグ接続され、ケーブル接続検出スイッチ11aが新たにオン状態になった時には、当該スイッチ11aに対応したオン中フラグONFおよびNEWオンフラグNOFは共に「1」になる。そして、ラインアウト端子11にプラグ接続された後は、ケーブル接続検出スイッチ11aのオン状態が継続するから、オン中フラグONFが「1」、NEWオンフラグNOFが「0」となる。

【0041】③ボリューム位置検出処理ルーチンの動作さて、上述したスイッチ処理ルーチンが完了すると、CPU3はステップSB3（図10参照）を介して図12に示すボリューム位置検出処理ルーチンを実行してステップSD1に処理を進める。まず、ステップSD1では、ケーブル接続検出スイッチ11aに対応したNEWオンフラグNOFが「1」、すなわち、ラインアウト端子11に外部接続ケーブルが新たに接続された状態であるか否かを判断する。ここで、ラインアウト端子11に外部接続ケーブルが新たに接続されると、上述したスイッチ処理ルーチンにてNEWオンフラグNOFが「1」にセットされるので、判断結果は「YES」となり、ステップSD2に処理を進める。

【0042】ステップSD2では、ボリューム操作位置として、前述したA/D変換器10c-1の変化域以外の所定値をRAM5の所定レジスタにストアする。なお、A/D変換器10c-1の変化域以外の所定値をRAM5の所定レジスタにストアするようにしたのは、ラインアウト端子11から外部接続ケーブルが外された時に、その時点でA/D変換器10c-1が出力する電圧データDrefをボリューム操作位置として用いる為である。そして、ステップSD3に進むと、ラインアウト端子11へのケーブル接続に対応させて、ボリューム操作位置が最大時に相当する各係数、すなわち、上述したスレッシュレベルTH、コンプレッサ乗算係数 β およびコンプレッサ乗算係数 γ をDSP8中の対応するレジスタにそれぞれセットする。これにより、ラインアウト端子11へのケーブル接続に応じて、DSP8ではフラットに近い最大音量時の特性を設定することになる訳である。

【0043】さて一方、NEWオンフラグNOFが「1」でない場合、つまり、ラインアウト端子11に外

部接続ケーブルが接続されていない状況下では、上記ステップSD1の判断結果は「NO」となり、ステップSD4に処理を進める。ステップSD4では、ケーブル接続検出スイッチ11aに対応したオン中フラグONFが「1」、すなわち、ラインアウト端子11に外部接続ケーブルが接続された状態であるか否かを判断する。そして、外部接続ケーブルが接続された状態であると、オン中フラグONFは「1」だから、判断結果が「YES」となり、この場合、ケーブル接続された時点で既に上述したステップSD2、SD3を介してフラットに近い最大音量時の特性が設定済みとなっているので、何も処理せずに本ルーチンを完了する。

【0044】これに対し、ラインアウト端子11に外部接続ケーブルが接続されていない状態では、上記ステップSD1、SD4の判断結果がいずれも「NO」となり、ステップSD5に処理を進める。ステップSD5では、A/D変換器10c-1が出力する電圧データDrefに基づきボリューム操作位置を取得する。次いで、ステップSD6に進むと、CPU3は今回取得したボリューム操作位置が前回取得したものと同じであるかどうか、つまり、ボリューム操作位置が変化したか否かを判断する。ここで、ボリューム操作位置が変化していないと、判断結果が「YES」となり、この場合、新たにスレッシュレベルTH、コンプレッサ乗算係数 β およびコンプレッサ乗算係数 γ をDSP8中の対応するレジスタにそれぞれセットする必要がないので、何も処理せずに本ルーチンを完了させる。

【0045】一方、ボリューム操作位置が変化した場合には、上記ステップSD6の判断結果が「NO」となり、次のステップSD7に処理を進め、今回取得したボリューム操作位置をRAM5の所定レジスタにストアする。そして、この後、ステップSD8に進み、RAM5の所定レジスタにストアされた今回のボリューム操作位置に応じたスレッシュレベルTH、コンプレッサ乗算係数 β およびコンプレッサ乗算係数 γ をそれぞれ生成し、生成した各係数をDSP8中の対応するレジスタにそれぞれセットする。これにより、第2実施例と同様、ボリューム操作位置に応じた最適な聴感特性になるコンプレッサ効果が付加される。

【0046】以上のように、第3実施例によれば、ラインアウト端子11にケーブル接続した時にはボリューム操作位置が最大時に相当する各係数をDSP8にセットしてフラットに近い最大音量時の特性を設定し、ラインアウト端子11にケーブル接続されていない時にはボリューム操作位置に応じた最適な聴感特性になるコンプレッサ効果を付加するので、使用される音響環境に応じて効果付加する態様を変化させ得ようになっている。

【0047】

【発明の効果】請求項1に記載の発明によれば、入力波形が第1のレベルより小さければそのまま次段に出力さ

れ、第1のレベルを超えると圧縮波形に変換されて、次段のD/A変換器の最大入力レベルに相当するリミット値と大小比較される。そして、リミット値より小さければ圧縮波形が次段に出力され、リミット値を超えると当該リミット値が次段に供給されるようにしたので、第1のレベルを超えてリミット値に至るコンプレッサ領域を備えることとなり、この為、従来ではリミッタ領域に入るようなレベルの入力波形の場合でも、このコンプレッサ領域にてそのレベルを圧縮させるから、波形歪みを改善でき、しかもリミット値をD/A変換器の最大入力レベルに一致させるよう高めに設定するから、レベルの小さな入力波形についても、次段のD/A変換器において十分なダイナミックレンジを確保でき、これ故、SN比の向上を図ることができる。請求項2に記載の発明によれば、前記第1のレベル判定手段は入力波形が第1のレベルを超えた場合、その入力波形に対して乗算係数 β を乗算した後に加算係数 γ を加算して圧縮波形に変換するので、出力波形歪みを回避させることができる。請求項3~4に記載の発明によれば、入力波形のレベル若しくは音量出力を調整するボリューム操作子の操作量に応じて第1のレベルを異ならせるので、急激にレベル変化する波形について十分なダイナミックレンジを確保できる上、波形歪みも極力抑えることができる。請求項5に記載の発明によれば、入力波形を圧縮波形に変換する際に用いる乗算係数 β および加算係数 γ を、当該入力波形のレベルに応じて異ならせるので、各様かつ最適な圧縮波形を生成し得る。

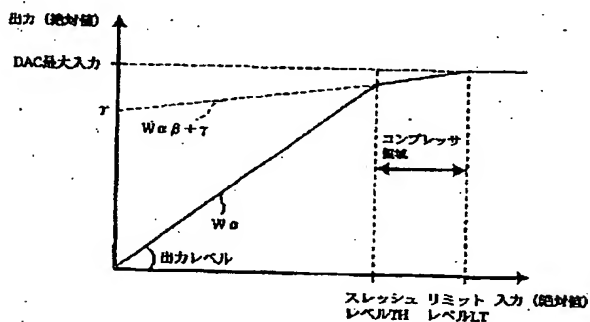
【図面の簡単な説明】

【図1】本発明による第1実施例の全体構成を示すブロック図である。

【図2】第1実施例によるDSP8の構成を示すブロック図である。

【図3】DSP8の入出力特性を示す図である

【図3】



【図4】第2実施例の全体構成を示すブロック図である。

【図5】ボリューム回路10bおよびボリューム位置検出回路10cの構成を示すブロック図である。

【図6】第2実施例によるDSP8の構成を示すブロック図である。

【図7】ボリューム位置検出処理ルーチンの動作を示すフローチャートである。

【図8】入出力特性を説明するための図である。

【図9】第3実施例の全体構成を示すブロック図である。

【図10】メインルーチンの動作を示すフローチャートである。

【図11】スイッチ処理ルーチンの動作を示すフローチャートである。

【図12】ボリューム位置検出処理ルーチンの動作を示すフローチャートである。

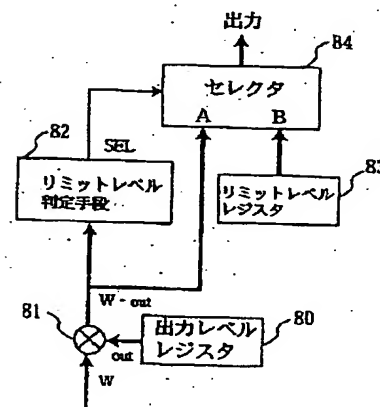
【図13】従来例を説明するための図である。

【図14】従来例を説明するための図である。

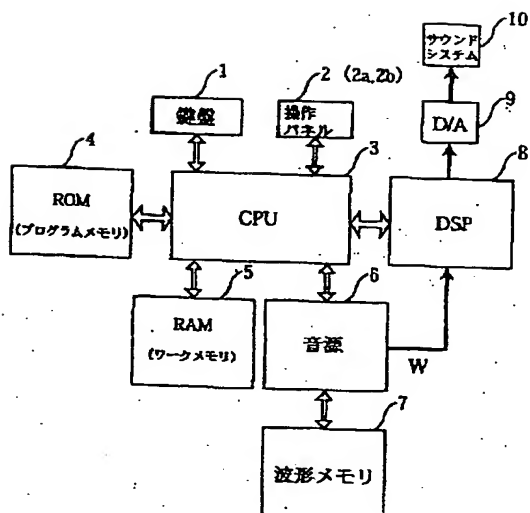
【符号の説明】

- 8 DSP
- 20 出力レベルレジスタ
- 21 乗算器
- 22 スレッシュレベル判定回路
- 23 スレッシュレベルレジスタ
- 24 乗算器
- 25 コンプレッサ乗算係数
- 26 加算器
- 27 コンプレッサ加算係数
- 28 リミットレベル判定回路
- 29 リミット値レジスタ
- 30 セレクタ

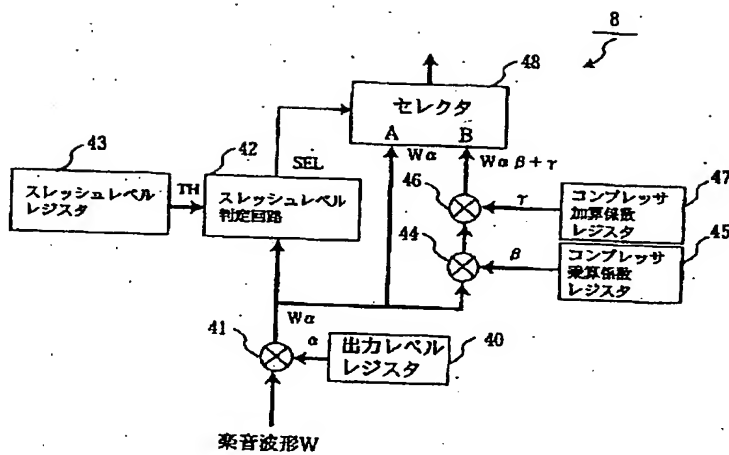
【図13】



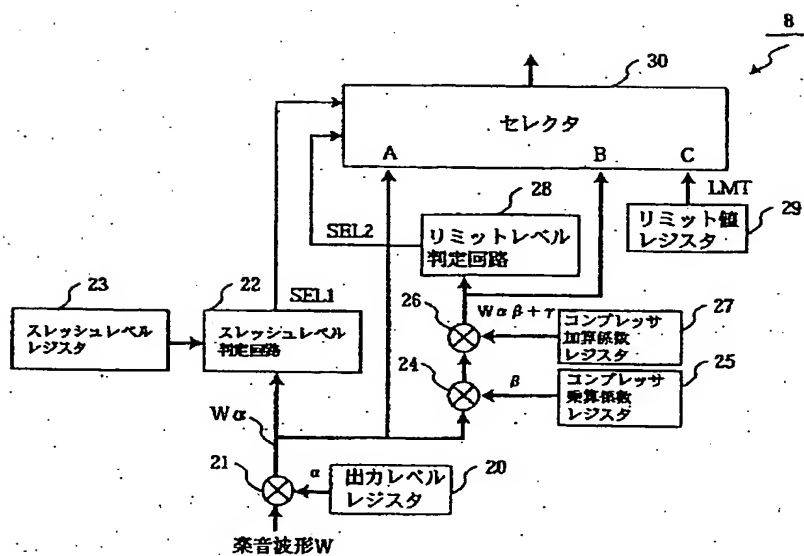
【図1】



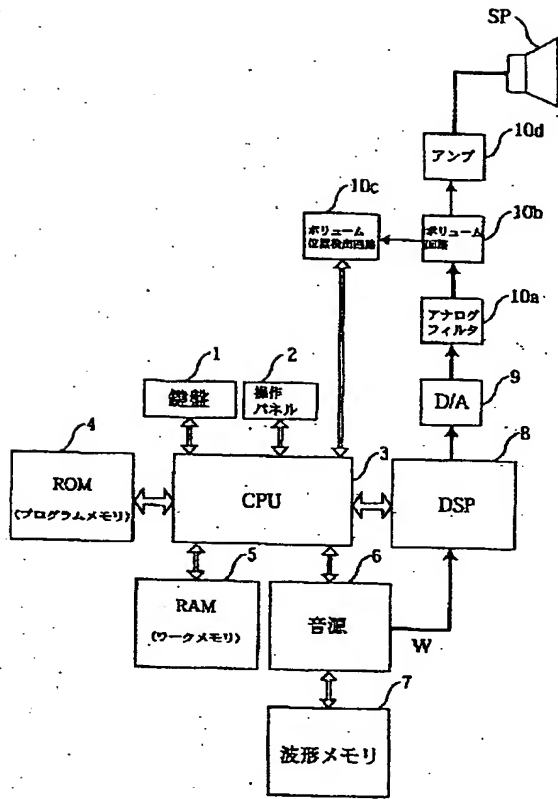
【図6】



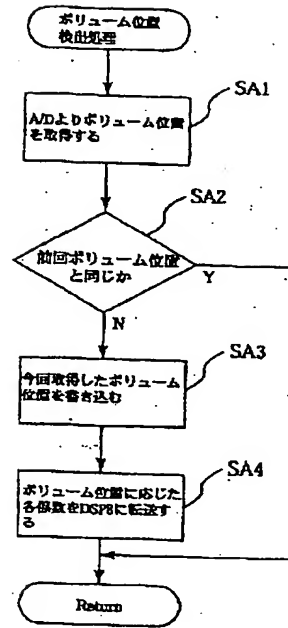
【図2】



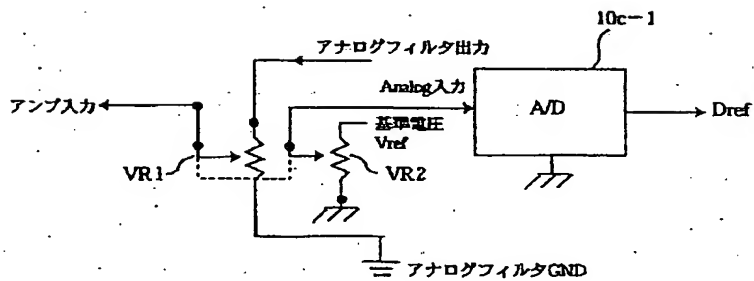
【図4】



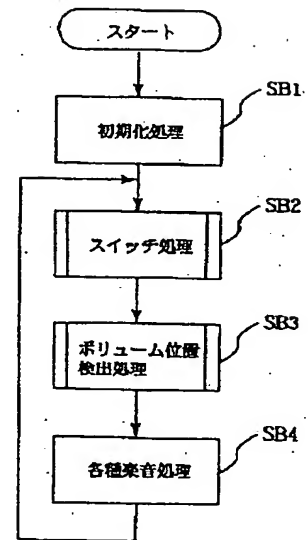
【図7】



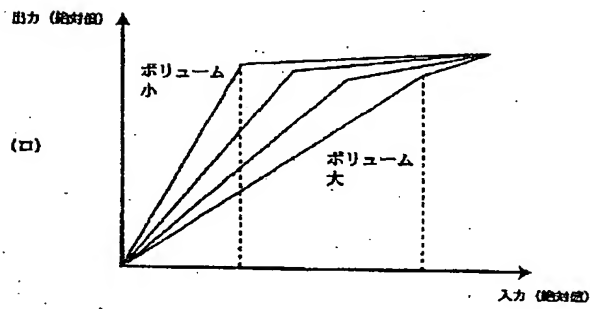
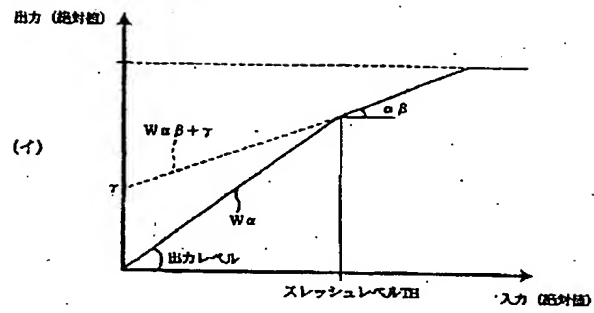
【図5】



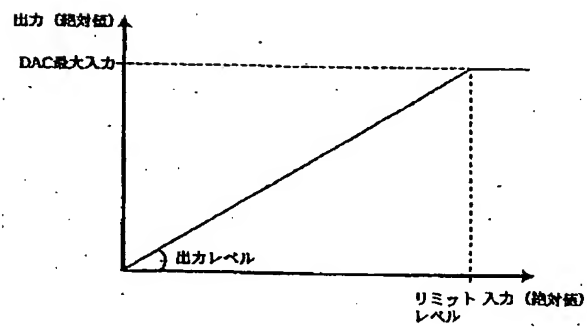
【図10】



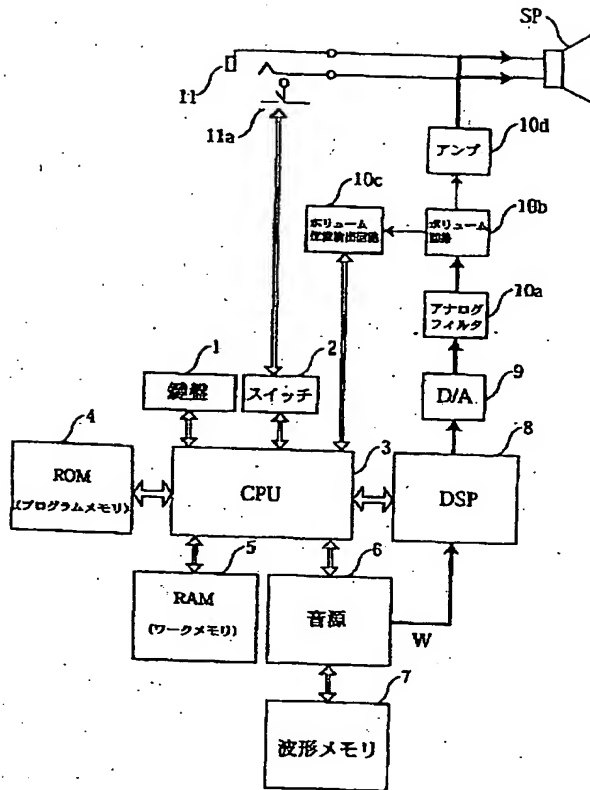
【図8】



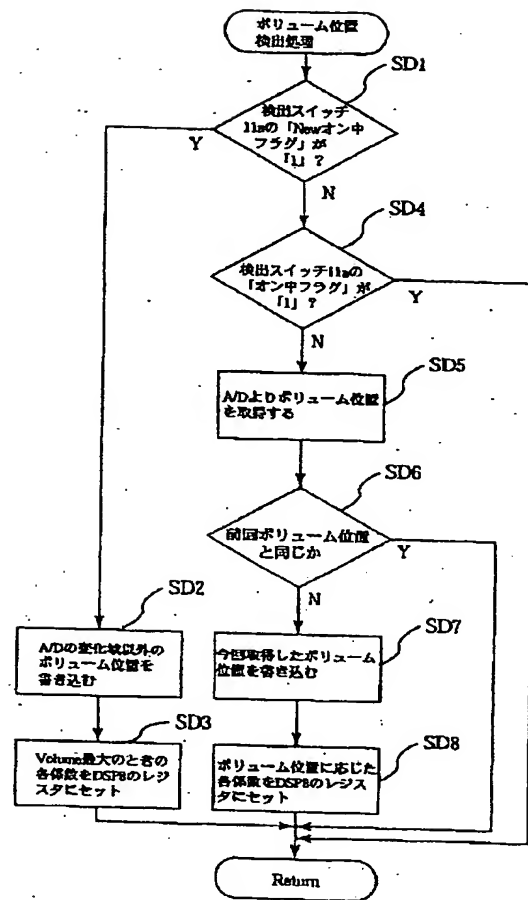
【図14】



【図9】



【図12】



【図11】

